Per l’implementazione dei registri ho guardato per lo più alla semplicità di utilizzo di questi all’interno delle operazioni piuttosto che alla completa adesione alle informazioni note sull’organizzazione dello Z80.

Per questo, come detto in precedenza, i registri SP, A-F, quelli d’indicizzazione e i general purpose non sono tutti nella stessa unità.  
SP si trova isolato con un INC/DEC dedicato per facilitare e velocizzare le operazioni sul puntatore durante i PUSH e POP.  
A ed F sono accoppiati perché vi è un sistema a FF che quando viene attivato il segnale EXAF, il che avviene durante l’istruzione EX AF, AF’, scambia i registri con la loro copia ombra allo stesso modo di come si fa con i registri general purpose e l’istruzione EXX.

Allo stesso modo i registri PC e I-R non sono assieme.  
PC è isolato con un incrementer dedicato. Dal registro si può leggere il valore e metterlo sul bus a 16 bit oppure caricare un valore dal bus o il valore incrementato.  
I ed R sono separati dagli altri e tra loro. Su I può avvenire la lettura sia come numero a 8 bit che come parte alta di un valore caricabile sul bus a 16 bit assieme a MDR o si può caricare un valore dal bus a 8 bit. Mentre R ha un incrementr dedicato, può essere caricato con un valore dal bus a 8 bit e usato come parte bassa di un numero a 16 bit preceduto da 0.

REGS

Figura X – Schema dell’entity REGS.

I registri general purpose B, C, D, E, H ed L sono contenuti nella stessa unità assiema ad una coppia di registri di appoggio W e Z. L’entity grazie a due FFs gestisce le due pagine di registri per cui all’attivarsi del pin EXX, che corrisponde all’esecuzione dell’istruzione EXX, scambia le pagine e gestisce anche l’indirizzamento verso le coppie DE e HL che può essere scambiato all’attivarsi del pin EXDEHL, corrispondente all’istruzione EX DE, HL.

Data la forma dell’entity si può:  
leggere un registro a 8 bit selezionabile con il codice r corrispondente sul vettore SELRD;  
leggere un registro a 16 bit, ottenuto dalla giustapposizione di due registri contigui, cioè si può leggere BC, DE, HL e WZ, selezionabile con il codice dd corrispondente sul vettore SELRD16;  
scrivere un registro o una coppia di registri. Nel caso a 8 bit basta selezionare il registro con il codice r su SELWR, settare a 0 il segnale WORDnBYTE e attivare LOAD. Nel caso a 16 bit invece la seleziona avviene con il codice dd sempre su SELWR, di cui vengono letti solo i due bit più significativi, e settando a 1 il segnale WORDnBYTE assieme a LOAD.  
Viene permessa solo una scrittura alla volta per non incappare in problemi di interferenza delle due operazioni sullo stesso registro.

IXIY

Figura X^2 – Schema dell’entity IXIY.

La coppia di registri IX e IY è separata dagli altri registri per velocizzare le operazioni di indicizzazione.

Come REGS, permette di leggere un registro e di scriverne un altro contemporaneamente. La selezione avviene con i due segnali SELRD e SELWR rispettivamente.